

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)) Examiner: Not Yet Assigned)
KIMIYUKI HAYASAKI		;)	
Application No.: 10/810,579		: Group Art Unit: Not Yet Assigned)	
Filed:	March 29, 2004	;)	
For:	PRINTHEAD SUBSTRATE, PRINTHEAD AND PRINTING APPARATUS	;) ;)) :) June 8, 2004
P.O. B	hissioner for Patents fox 1450		•

SUBMISSION OF PRIORITY DOCUMENT

Sir:

In support of Applicant's claim for priority under 35 U.S.C. § 119, enclosed is a certified copy of the following foreign application:

No. 2003-106791, filed April 10, 2003.

Applicant's undersigned attorney may be reached in our New York office by telephone at (212) 218-2100. All correspondence should continue to be directed to our address given below.

Respectfully submitted,

Attorney for Applicant

Registration No. 47,138

FITZPATRICK, CELLA, HARPER & SCINTO 30 Rockefeller Plaza New York, New York 10112-3801 Facsimile: (212) 218-2200

NY_MAIN 432489v1

US CM Tw

日本国特許庁 JAPAN PATENT OFFICE

10/8/0,579

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2003年 4月10日

出願番号 Application Number:

特願2003-106791

[ST. 10/C]:

[JP2003-106791]

出 願 人
Applicant(s):

キヤノン株式会社

2004年 4月26日

特許庁長官 Commissioner, Japan Patent Office





【書類名】 特許願

【整理番号】 253880

【提出日】 平成15年 4月10日

【あて先】 特許庁長官殿

【国際特許分類】 B41J 2/01

G06F 3/00

【発明の名称】 記録ヘッド用基板、記録ヘッド、及び記録装置

【請求項の数】 13

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会

社内

【氏名】 林崎 公之

【特許出願人】

【識別番号】 000001007

【氏名又は名称】 キヤノン株式会社

【代理人】

【識別番号】 100076428

【弁理士】

【氏名又は名称】 大塚 康徳

【電話番号】 03-5276-3241

【選任した代理人】

【識別番号】 100112508

【弁理士】

【氏名又は名称】 高柳 司郎

【電話番号】 03-5276-3241

【選任した代理人】

【識別番号】

100115071

【弁理士】

【氏名又は名称】 大塚 康弘

【電話番号】

03-5276-3241

【選任した代理人】

【識別番号】

100116894

【弁理士】

【氏名又は名称】 木村 秀二

【電話番号】

03-5276-3241

【手数料の表示】

【予納台帳番号】 003458

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 0102485

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 記録ヘッド用基板、記録ヘッド、及び記録装置

【特許請求の範囲】

【請求項1】 複数のインク供給チャネルが互いに所定間隔で配された構成の 記録ヘッド用基板であって、

前記複数のインク供給チャネル夫々に沿って配置される複数の記録要素で構成 される複数の記録要素列と、

前記複数のインク供給チャネルの間の領域に配置され、前記複数の記録要素列 夫々を駆動制御する複数の駆動制御回路と、

前記複数のインク供給チャネルの間の領域に配置され、前記複数の駆動制御回路によって共用される共用配線部とを有することを特徴とする記録ヘッド用基板

【請求項2】 前記複数のインク供給チャネル各々の両側に沿って、第1の記録要素列と、第2の記録要素列とが設けられることを特徴とする請求項1に記載の記録ヘッド用基板。

【請求項3】 前記複数の駆動制御回路を介して、前記複数の記録要素列に含まれる前記複数の記録要素を時分割駆動する時分割駆動制御回路をさらに有し、

前記共用配線部は前記時分割駆動する際の順序を指定するための制御信号を伝送する複数の配線であることを特徴とする請求項1又は2に記載の記録ヘッド用基板。

【請求項4】 前記時分割駆動する際の順序を指定するための制御信号を発生するデコーダ回路をさらに有することを特徴とする請求項3に記載の記録ヘッド用基板。

【請求項5】 前記複数の記録要素を駆動するための記録信号を入力するシフトレジスタ回路と、

前記シフトレジスタに入力された記録信号をラッチするラッチ回路とをさらに 有することを特徴とする請求項3に記載の記録ヘッド用基板。

【請求項6】 前記時分割駆動制御回路、前記デコーダ回路、前記シフトレジスタ回路、前記ラッチ回路は前記記録ヘッド用基板の周辺部に設けられることを

特徴とする請求項3乃至5のいずれかに記載の記録ヘッド用基板。

【請求項7】 前記共用配線部、前記時分割駆動制御回路、前記デコーダ回路、前記シフトレジスタ回路、及び前記ラッチ回路は、前記記録ヘッド用基板の中心に対してほぼ対称位置に配置することを特徴とする請求項3乃至5のいずれかに記載の記録ヘッド用基板。

【請求項8】 前記共用配線部は前記複数の記録要素を時分割駆動するために時分割して通電制御可能なマトリックス状の配線であることを特徴とする請求項1に記載の記録ヘッド用基板。

【請求項9】 複数のインク供給チャネル各々には、異なった色のカラーイン クが供給されることを特徴とする請求項1に記載の記録ヘッド用基板。

【請求項10】 請求項1乃至9のいずれかに記載の記録ヘッド用基板を用いた記録ヘッド。

【請求項11】 前記複数のインク供給チャネル各々に対してインクを供給するインクタンクを一体的に備えたことを特徴とする記録ヘッド。

【請求項12】 請求項11に記載の記録ヘッドを用いてインクを記録媒体に 吐出して記録を行う記録装置。

【請求項13】 前記記録ヘッドは交換可能であることを特徴とする請求項1 2に記載の記録装置。

【発明の詳細な説明】

 $[0\ 0\ 0\ 1]$

【発明の属する技術分野】

本発明は記録ヘッド用基板、記録ヘッド、及び記録装置に関し、特に、例えば、インクジェット方式に従って記録を行うために用いられ、複数色のインクを同一基板上供給可能なマルチインクチャネルを有する記録ヘッド用基板、記録ヘッド、及び記録装置に関するものである。

[0002]

【従来の技術】

従来より、例えばパーソナルコンピュータ、ファクシミリ等における情報出力 装置として、所望される文字や画像等の情報を記録用紙やフィルム等シート状の 記録媒体に記録を行う記録装置が広く使用されている。これらの記録装置は、現代のビジネスオフィスやその他の事務処理部門、さらにはパーソナルユースにおけるプリンタとして使用され、更なる高密度及び高速記録が強く望まれている。加えて、装置の更なるコストダウン、あるいは、記録の高精細化等を達成するべく開発、改良が試みられている。

[0003]

このような記録装置の中でも、低騒音なノンインパクト記録としてインクを記録素子上に配置した吐出口から吐出させて記録を行うインクジェット記録装置はその構造的な特徴から、高密度及び高速記録が可能であり、ローコストなカラープリンタ等として広く普及している。インクジェット記録装置は、吐出口及びこの吐出口からインクを吐出するための吐出エネルギーを発生する電気熱変換素子を有する記録素子(ノズル)を備えた記録ヘッドを用い、所望される記録情報に応じてインクを吐出して記録を行うものである。

[0004]

インクジェット記録ヘッド(以下、記録ヘッドという)の構成としては、従来から、複数個の記録素子を一列、もしくは複数列に配置してなる種々の記録ヘッドが知られている。

[0005]

この種の記録ヘッドでは、記録素子N個を1ブロックとして同時駆動可能な制御配線端子を設け、この端子をアクティブにした期間、記録素子に通電し、記録媒体に任意の記録を行うことを可能とする構成が知られている。

[0006]

また、記録素子N個を1ブロックとして同時駆動可能な駆動用集積回路を同一 基板上に数個または数十個搭載し、画像データを各記録素子に対応させて整列さ せることにより、記録媒体に任意の記録を行うことを可能とする構成も知られて いる。

[0007]

さて、近年の記録の高精細化、高画質化に伴い、記録ヘッドの性能は格段に向 上した。記録ヘッドに実装される記録素子の個数を増大させること、或は記録速 度を高速にするために記録素子の同時駆動数を増大させることでスループットの向上を達成している。また記録素子そのものの性能も進歩しており、1マイクロ砂程度のパルス幅の駆動信号で、数ピコリットルのインクを吐出させることが可能となっている。これは、大電流を高速にスイッチングする機能素子(MOSーFETドライバ等)によって達成されている。この機能素子も年々サイズを小さくすることが可能となってきており、これに伴いマルチチャネル(複数色のインクチャネル)を有するインクジェット記録ヘッド用基板(以下、ヘッド基板という)の小型化も進んできている。

[0008]

例えば、そのようなヘッド基板の小型化を達成するために、インクを供給するための長穴形状のインク供給口とその供給口の両側に電気熱変換素子とその電気熱変換素子を駆動する駆動素子とを有する記録素子を有するヘッド基板において、ラッチ回路、シフトレジスタ、及びデコーダなどの信号処理回路をそのヘッド基板上の1つの場所に集中的に配置する構成をとるものもある(例えば、特許文献1参照)。

[0009]

【特許文献1】

特開平11-300973号公報。

[0010]

特に、マルチチャネルを有するヘッド基板は、主に小型のカラーインクジェット記録ヘッドに用いるために近年そのニーズが高まっている。これはローコストでカラー画像を形成できるデバイスが、現在の製品構成上必要不可欠であるためである。同一基板上に複数色のインクチャネルを配置する方法は従来よりいくつか知られている。

$[0\ 0\ 1\ 1]$

例えば、記録素子を一列に配置し、インク供給口とインクチャネルを色毎に分離するタイプ、複数のインクチャネルの各々に対し一列の記録素子列を割り当てる方法がある。更に、複数のインクチャネルの各々に対し、両側に記録素子列を配置する方法も提案されている。これらの構成は高速記録、高解像度記録を達成

するため必然的な技術アプローチであり、今後は如何に小型化するかが課題となってきている。

[0012]

記録ヘッドの種類も、これを搭載する記録装置の性能に合わせて多機種にわたり、その制御回路も複雑になってきている。これらの回路も含めてマルチインクチャネルを有する高速、高解像度な記録ヘッドを構成するには、そのために必要な制御回路を最適に配置することが基板に与えられた課題である。

[0013]

【発明が解決しようとする課題】

上記のような記録ヘッドを用いた記録装置においては、記録速度の高速化や記録密度の高精細化のために、記録ヘッド内に設けられる記録素子数が増大し、その密度も高くなる傾向にある。このため、これらの記録素子を時分割駆動する際におけるブロック数も増加し、デコーダ回路等を用いても制御信号線の数は増加してしまう。

[0014]

例えば、一列に256個以上の記録素子を有するマルチチャネル記録へッドでは、フルカラー記録達成に最低限の組み合わせである、シアン、イエロ、マゼンタの3色のインクを用意することになる。これらの記録素子をカラー記録データに合わせて個別にON/OFFするための制御回路は膨大になり、その制御配線だけでもマルチチャネルヘッド基板の占有面積として無視できなくなる。更にインクチャネルの両側に記録素子列を配置するとなると、従来の方法では単純に倍の面積を必要とし、ローコストなカラーインクジェット記録装置を製造する際の障害となっていた。

[0015]

更にマルチチャネル記録ヘッドを用いた記録装置においては、インクチャネルに対向して配置される記録素子の構成を様々な形態で配置する。

[0016]

基本的に1つのインクチャネルの流路の両側に対向して配置される2列の記録素子は同じ色のインクを吐出できる。このような構成の場合、記録装置の画像記

録プロセスによっては、さらに記録ヘッドのインク吐出量を同じ色でも記録素子のノズル径や記録素子の電気熱変換体のサイズ等を変化させた構成とすることが可能である。

[0017]

例えば、記録素子の配列方向において同一のインク吐出位置になるようにインクチャネル両側に記録素子列を配置すれば、記録素子の数が倍になり、2倍の速度で記録が完了することができる。

[0018]

また、記録素子の配列方向において記録素子の配置ピッチが半ピッチ分ずれるようにもう一方の列を配置すれば、倍の解像度になるようにマルチチャネルヘッド基板を構成できるのである。

[0019]

更に2列の記録素子の夫々の列に属する記録素子からのインク吐出量を異なるようにすれば、記録装置により複数の記録モードを切り替え制御することで高速 記録と高精細記録を達成しうる記録方法が可能となるのである。

[0020]

マルチチャネル記録ヘッドを用いた記録装置の画像品質や機能が向上すればするほど、上記の様に記録ヘッドの構成や周辺制御装置が複雑化し、その制御も煩雑になってくるため、記録装置本体側の制御部をできるだけ簡略化するために、ヘッド用基板にできるだけ多くの制御回路を実装してきた。

[0021]

また、記録装置の記録モードに含わせて記録素子の駆動パターンを変化させる 等の制御シーケンスの管理/実行する際に、記録ヘッドの製造ばらつきやロット 差が大きい場合にはその記録状態の差が顕著に記録画像に反映されてくる場合も あるので、これらを管理して較正すること、更に記録ヘッドの機種判別や駆動状 況を逐次モニタする等、マルチチャネル記録ヘッドに要求される機能は高くなる 一方である。

[0022]

しかしながら、これらの機能を実現するための制御回路と膨大な数の記録素子

の混在は記録ヘッドのコストを押し上げ、記録装置の普及にとって大きな阻害要因となっている。

[0023]

本発明は上記従来例に鑑みてなされたもので、より小さな面積で膨大な数の記録素子を駆動制御可能な記録ヘッド用基板と、前記記録ヘッド用基板を用いた記録ヘッドと、前記記録ヘッドを用いた記録装置とを提供することを目的としている。

[0024]

【課題を解決するための手段】

上記目的を達成するため本発明の記録ヘッド基板は以下の構成からなる。

[0025]

即ち、複数のインク供給チャネルが互いに所定間隔で配された構成の記録へッド用基板であって、前記複数のインク供給チャネル夫々に沿って配置される複数の記録要素からで構成される複数の記録要素列と、前記複数のインク供給チャネルの間の領域に配置され、前記複数の記録要素列夫々を駆動制御する複数の駆動制御回路と、前記複数のインク供給チャネルの間の領域に配置され、前記複数の駆動制御回路によって共用される共用配線部とを有することを特徴とする記録へッド用基板を備える。

[0026]

前記複数のインク供給チャネル各々の両側に沿って、第1の記録要素列と、第2の記録要素列とが設けられるように記録ヘッド用基板をレイアウトすることがより好ましい。

[0027]

また、前記複数の駆動制御回路を介して、複数の記録要素列に含まれる複数の記録要素を時分割駆動する時分割駆動制御回路をさらに備え、前記共用配線部はその時分割駆動する際の順序を指定するための制御信号を伝送する複数の配線とすることが好ましく、さらには、その時分割駆動する際の順序を指定するための制御信号を発生するデコーダ回路をさらに備えることが好ましい。

[0028]

さらに、前記複数の記録要素を駆動するための記録信号を入力するシフトレジスタ回路と、前記シフトレジスタに入力された記録信号をラッチするラッチ回路とを備えることが好ましい。

[0029]

なお、このような構成では、前記時分割駆動制御回路、デコーダ回路、シフトレジスタ回路、ラッチ回路は記録ヘッド用基板の周辺部に設けられるようにレイアウトすることが好ましく、さらには、前記共用配線部、時分割駆動制御回路、デコーダ回路、シフトレジスタ回路、及びラッチ回路は、記録ヘッド用基板の中心に対してほぼ対称位置に配置すると良い。

[0030]

なお、デコーダ回路、シフトレジスタ回路、ラッチ回路などを備えない構成であれば、前記共用配線部は複数の記録要素を時分割駆動するために時分割して通 電制御可能なマトリックス状の配線であることが望ましい。

[0031]

また、複数のインク供給チャネル各々には、異なった色のカラーインクが供給 されると良い。

[0032]

なおまた、そのインク記録ヘッドは、熱エネルギーを利用してインクを吐出するために、インクに与える熱エネルギーを発生するための電気熱変換体を備えていることが望ましい。

[0033]

また、また本発明は、上記構成の記録ヘッド基板を用いた記録ヘッドに適用することによって実現しても良い。

[0034]

その記録ヘッドは、前記複数のインク供給チャネル各々に対してインクを供給 するインクタンクを一体的に備えたことを有することを特徴とする。

[0035]

また本発明は、上記構成の記録ヘッドを用いてインクを記録媒体に吐出して記録を行う記録装置に適用することによって実現しても良い。

[0036]

その記録装置では、前記記録ヘッドは交換可能であることを特徴とする。

[0037]

以上のような構成により本発明によれば、記録ヘッド用基板上における制御回路と配線を配置する面積を小さくすることが可能である。そして、共有配線部は複数の記録素子を時分割駆動する際の順序を制御する制御信号を送信する複数の配線とすることで、大幅に共有回路と配線の面積を削減できる。これらの時分割制御信号線は、バス状に記録ヘッド用基板上を這い巡らされており、記録素子数が増加するほど時分割駆動数も増加する傾向にあるため基板面積の低減のために有効である。

[0038]

加えて、共有配線部を含むその他種々の回路を、記録ヘッド用基板の中心に関してほぼ点対称となるようなレイアウト構成とすることで、基板面積を最小限に押さえた最適な構成とすることができる。

[0039]

またさらに、本発明に従う基本構成は、記録ヘッド用基板上に回路配線を形成する、どんな形態のマルチチャネルインクジェット記録ヘッドにおいても適用可能で、以下に説明する実施形態に示すような、時分割駆動回路やシフトレジスタ回路等を基板上に組み込んだ構成や、選択通電を行う電極と時分割駆動する配線のマトリクス回路で記録素子を個別駆動可能な構成であっても基板面積を削減する点で同様の効果を期待できる。

[0040]

【発明の実施の形態】

以下添付図面を参照して本発明の好適な実施形態について、さらに具体的かつ 詳細に説明する。

[0041]

なお、この明細書において、「記録」(「プリント」という場合もある)とは 、文字、図形等有意の情報を形成する場合のみならず、有意無意を問わず、また 人間が視覚で知覚し得るように顕在化したものであるか否かを問わず、広く記録 媒体上に画像、模様、パターン等を形成する、または媒体の加工を行う場合も表すものとする。

[0042]

また、「記録媒体」とは、一般的な記録装置で用いられる紙のみならず、広く 、布、プラスチック・フィルム、金属板、ガラス、セラミックス、木材、皮革等 、インクを受容可能なものも表すものとする。

[0043]

さらに、「インク」(「液体」と言う場合もある)とは、上記「記録(プリント)」の定義と同様広く解釈されるべきもので、記録媒体上に付与されることによって、画像、模様、パターン等の形成または記録媒体の加工、或いはインクの処理(例えば記録媒体に付与されるインク中の色剤の凝固または不溶化)に供され得る液体を表すものとする。

[0044]

またさらに、「ノズル」とは、特にことわらない限り吐出口ないしこれに連通する液路およびインク吐出に利用されるエネルギーを発生する素子を総括して言うものとする。

[0045]

以下に用いる記録ヘッド用基板(ヘッド基板)とは、シリコン半導体からなる 単なる基体を指し示すものではなく、各素子や配線等が設けられた構成を指し示 すものである。

[0046]

さらに、基板上とは、単に素子基板の上を指し示すだけでなく、素子基板の表面、表面近傍の素子基板内部側をも示すものである。また、本発明でいう「作り込み(built-in)」とは、別体の各素子を単に基体表面上に別体として配置することを指し示している言葉ではなく、各素子を半導体回路の製造工程等によって素子板上に一体的に形成、製造することを示すものである。

[0047]

<インクジェット記録装置の説明(図1)>

図1は本発明の代表的な実施形態であるインクジェット記録装置の概観図であ

る。図1において、リードスクリュー5005は、キャリッジモータ5013の正逆回転に連動して駆動力伝達ギア5009~5010を介して回転する。キャリッジHCは、リードスクリュー5004の螺旋溝5005に対して係合するピン(不図示)を有し、リードスクリュー5004の回転に伴って、ガイドレール5003に支持されて矢印a,b方向に往復移動される。このキャリッジHCには、インクジェットカートリッジIJCが搭載されている。インクジェットカートリッジIJCは、インクジェット 計量 (以下、記録ヘッドという)及び記録用のインクを貯蔵するインクタンクITを具備する。

[0048]

インクジェットカートリッジ I J C は記録ヘッド I J H とインクタンク I T とを一体化した構成となっている。

[0049]

5002は紙押え板であり、キャリッジの移動方向に亙って紙をプラテン5000に対して押圧する。プラテン5000は不図示の搬送モータにより回転し、記録紙Pを搬送する。5007,5008はフォトセンサで、キャリッジのレバー5006のこの域での存在を確認して、モータ5013の回転方向切り換え等を行うためのホームポジション検知手段である。5016は記録ヘッドの前面をキャップするキャップ部材5022を支持する部材である。また、5015はこのキャップ内を吸引する吸引手段で、キャップ内開口5023を介して記録ヘッドの吸引回復を行う。5017はクリーニングブレードで、5019はこのブレードを前後方向に移動可能にする部材であり、本体支持板5018にこれらが支持されている。プレードは、この形態でなく周知のクリーニングブレードが本例に適用できることは言うまでもない。又、5012は、吸引回復の吸引を開始するためのレバーで、キャリッジと係合するカム5020の移動に伴って移動し、駆動モータからの駆動力がクラッチ切り換え等の公知の伝達手段で移動制御される。

[0050]

これらのキャッピング、クリーニング、吸引回復は、キャリッジがホームポジション側の領域に来た時にリードスクリュー5004の作用によってそれらの対

応位置で所望の処理が行えるように構成されているが、周知のタイミングで所望 の作動を行うようにすれば、本例にはいずれも適用できる。

[0051]

図2はインクジェットカートリッジ I J C の詳細な構成を示す外観斜視図である。

[0052]

図2に示されているように、インクジェットカートリッジIJCはブラックインクを吐出するカートリッジIJCKとシアン(C)、マゼンタ(M)、イエロ(Y)の3色のカラーインクを吐出するカートリッジIJCCから構成されており、これら2つのカートリッジは互いに対して分離可能であり、夫々独立にキャリッジHCと脱着可能である。

[0053]

カートリッジIJCKはブラックインクを貯留するインクタンクITKとブラックインクを吐出して記録する記録ヘッドIJHKとから成り立っているが、これらは一体型の構成となっている。同様に、カートリッジIJCCはシアン(C)、マゼンタ(M)、イエロ(Y)の3色のカラーインクを貯留するインクタンクITCとこれらカラーインクを吐出して記録する記録ヘッドIJHCとから成り立っているが、これらは一体型の構成となっている。

[0054]

さらに、図2から明らかなように、ブラックインクを吐出するノズル列、シアンインクを吐出するノズル列、マゼンタインクを吐出するノズル列、イエロインクを吐出するノズル列はキャリッジ移動方向に並んで配置され、ノズルの配列方向はキャリッジ移動方向とは交差する方向となっている。

[0055]

図3は3色のカラーインクを吐出する記録ヘッドIJHCの立体的な構造を示す斜視図である。

[0056]

図3からインクタンクITKから供給されるインクの流れが明らかになる。記録ヘッドIIHCには、シアン(C)インクを供給するインクチャネル2C、マ

ゼンタ(M)インクを供給するインクチャネル2M、イエロ(Y)インクを供給するインクチャネル2Yがあり、インクタンクITKからは夫々のインクチャネルに基板の裏面側から夫々のインクを供給する供給路(不図示)が備えられている。

[0057]

これらのインクチャネルを経てCインク、Mインク、Yインクは夫々、インク流路301C、301M、301Yによって基板上に設けられた電気熱変換体(ヒータ)401まで導かれる。そして、電気熱変換体(ヒータ)401に対して後述する回路を通して通電されると、電気熱変換体(ヒータ)401上にあるインクに熱が与えられ、インクが沸騰し、その結果、生じた泡によって吐出口302C、302M、302Yからインク液滴900C、900M、900Yが吐出される。

[0058]

なお、図3において、1は後で詳述する電気熱変換体やこれを駆動する種々の 回路、メモリ、キャリッジHCとの電気的接点となる種々のパッド、種々の信号 線が形成される記録ヘッド用基板(以下、ヘッド基板という)である。

[0059]

また、1つの電気熱変換体(ヒータ)、これを駆動するMOS-FET、及び電気熱変換体(ヒータ)をまとめて記録素子といい、複数の記録素子を総称して記録素子部という。

[0060]

図3ではカラーインクを吐出する記録ヘッド I J H C の立体的な構造を示したが、ブラックインクを吐出する記録ヘッド I J H K も同様な構造をしている。ただし、その構造は図3に示す構成の3分の1である。即ち、インクチャネルは1つであり、ヘッド基板の規模も約3分の1程度となる。

$[0\ 0\ 6\ 1]$

次に、上述した記録装置の記録制御を実行するための制御構成について説明する。

[0062]

図4は記録装置の制御回路の構成を示すブロック図である。

[0063]

図4において、1700は記録信号を入力するインタフェース、1701はMPU、1702はMPU1701が実行する制御プログラムを格納するROM、1703は各種データ(上記記録信号や記録ヘッドに供給される記録データ等)を保存しておくDRAMである。1704は記録ヘッドIJHに対する記録データの供給制御を行うゲートアレイ(G. A.)であり、インタフェース1700、MPU1701、RAM1703間のデータ転送制御も行う。

[0064]

以上は記録装置本体側制御部101が有する構成である。

[0065]

さらに、1709は記録紙Pを搬送するための搬送モータ(図1では不図示) 1706は搬送モータ1709を駆動するためのモータドライバ、1707はキャリッジモータ5013を駆動するためのモータドライバである。

[0066]

上記制御構成の動作を説明すると、インタフェース1700に記録信号が入るとゲートアレイ1704とMPU1701との間で記録信号がプリント用の記録データに変換される。そして、モータドライバ1706、1707が駆動されると共に、キャリッジHCに送られた記録データに従ってインクジェットヘッドIJHが駆動され、記録紙P上への画像記録が行われる。

[0067]

なお、記録ヘッドIJHの記録素子部を駆動するに際して、最適な駆動を行なうために、ヘッド基板1のメモリに保持されている特性情報が参照され、各記録素子の駆動形態が決定される。

[0068]

また、ヘッド基板1の駆動制御は記録装置本体側制御部101から直接行うのではなく、キャリッジHC内に実装されたキャリッジ側制御部102を介して行う。

[0069]

次に、この実施形態に従うヘッド基板のレイアウト構成について一般的に採用 されているレイアウト構成と比較しながら説明する。

[0070]

図5は一般的なヘッド基板の回路のレイアウト構成を示す図である。

[0071]

図5に示す構成では、ヘッド基板1に、シアン(C)インク、マゼンタ(M)インク、イエロ(Y)インク夫々に相当するインクチャネル2C、2M、2Yを異方性エッチング、もしくはサンドブラスト等の処理によって形成している。これらのインクチャネル2C、2M、2Yは所定間隔(等間隔でも良い)に配置される。そして、各インクチャネルに対し、列状(数ノズル単位で段違いに配列することも可)に基板上に記録素子列3C、3M、3Yが配置されている。

[0072]

なお、各インクチャネルは並列である方が、基板上への回路配置の都合上好ま しいが、必ずしもこれに限るものではない。

[0073]

更に、ヘッド基板上には記録素子列 3 C、3 M、3 Y を個別に駆動制御するM O S - F E T 等のドライバ列 4 C、4 M、4 Y と その個別制御を可能にする回路配線 5 C、5 M、5 Y が作りこまれている。

[0074]

近年のヘッド基板は上記のような記録素子列だけでなく、ドライバ列のような機能素子群やその制御回路まで内蔵して構成するものが多く、記録装置全体のコスト低減に貢献している。その中で数百にもわたる記録素子から構成される記録素子列を個別制御するために重要な役割を果たすのがシフトレジスタ、ラッチなどで構成される論理制御回路部(以下、制御回路という)6C、6M、6Yであり、これらも基板上に作りこまれている。

[0075]

このような構成をとることで、たとえ記録素子の数が増加した場合でも、基板 や記録ヘッドの外部から信号を受け取るための制御端子数を記録素子数に合わせ て増やす必要がないため、この回路の組み合わせで構成された制御回路を有する ヘッド基板が主流になりつつある。

[0076]

なお、図5において、7は制御回路6C、6M、6Yで個別選択制御する記録素子群を時分割駆動回路であり、通常デコーダ回路やシフトレジスタ回路で構成されるものである。

[0077]

また、ヘッド基板に形成される回路の配線構成は、記録ヘッドの機能に依存して多岐にわたる。さらに、図5に示すヘッド基板において参照番号が付されていない部分は、ヘッド基板に記録電流を通電したり、記録制御を行うための制御信号を入力する端子(パッド)である。

[0078]

時分割駆動回路7等から延長して配線される複数の制御系列配線は、マルチチャネルに渡って共通に使用されるため、ヘッド基板1の表面を這い巡らす形で敷設される。図5に示すような一般的な構成では、各インクチャネル毎に個別の配線8C、8M、8Yを敷設するのは必然的であった。しかしながら、このような従来のヘッド基板を用いて記録素子数を倍にする場合、この個別の配線8C、8M、8Yのスペースが基板サイズを大きくする要因となる。

[0079]

図6は図5に示す一般的なヘッド基板で記録素子の数を2倍にした場合のヘッド基板の回路レイアウト構成例を示す図である。

[0080]

図6において、8は図5に示した個別の配線8C、8M、8Yを総称的に示す ものであり、7′は記録素子の数が2倍になることで増設された時分割駆動回路 、8′は記録素子の数が2倍になることで増設された個別配線を総称する参照番 号である・

図6に示す構成例によれば、個別配線8、8′で示されているように、制御配線は各インクチャネル2C、2M、2Yの間に2系統づつ配置され、配線とともに制御回路も倍になるため、実質的に半分のノズル数である図5に示す構成をほぼ倍にしたような配線レイアウトとなってしまう。このような構成ではヘッド基

板を半導体製造工程を用いて製造するときに1ウエハ当たりの取り個数や歩留まりにも影響するため、一層の基板サイズの低減が望まれる。

[0081]

図7は、図5に示した一般的な構成のヘッド基板の記録素子の数の2倍の記録 素子を実装したヘッド基板の回路レイアウト構成を示す図である。

[0082]

図7に示すヘッド基板は図3に示した記録ヘッドIJHCに用いられるヘッド 基板の一例となる。図3に示す構成では、1つのインクチャネルに対してその両 側に記録素子が備えられているが、図7に示すヘッド基板の構成も同様に、イン クチャネル2C、2M、2Yに対して、その両側に記録素子列3C、3C′、3 M、3M′、3Y、3Y′が備えられる。

[0083]

図7に示す構成によれば、図6と比較すれば明らかなように、インクチャネル2Cと2Mとの間、及びインクチャネル2Mと2Yとの間にある制御配線8″を共有化することで、実質的に制御配線2本分の敷設スペースを低減できる。

[0084]

制御配線は記録素子の数が増加するほど時分割駆動するブロック数が増加する傾向にあるため、その配線面積は無視できないものである。従って、この実施形態に従えば、制御配線は複数の記録素子列3Cと3C′、3Mと3M′、3Yと3Y′に渡って共通制御されるものであることに着目し、図7に示すようにヘッド基板の基板面積の低減を達成している。

[0.085]

なお、本発明は図7にしめすようなヘッド基板のレイアウト構成によって限定されるものではない。例えば、図8に示すようなレイアウト構成を採用しても良い。

[0086]

図8は図7に示した構成を発展させたヘッド基板の回路レイアウト構成例を示す図である。

[0087]

この例では、記録素子の数が2倍になると同時に必要になる個別制御回路6とその配線8を、インクチャネル2C、2M、2Yのほぼ中心をそれぞれ結ぶ直線(図8の破線)を対称とするような構成で回路を振り分けることで、制御ラインの均一化をはじめとする、回路および配線の最適化を図るようにしている。

[0088]

ヘッド基板は記録素子毎に百数十mA程度の電流を通電する。このため、記録電流を同時に通電することによる共通配線の電圧降下は、記録にばらつきを生じる要因となる。従って、制御回路および配線の均一化は基板レイアウト上重要なものなのである。この結果、ヘッド基板のレイアウトは、図7に示す構成よりも基板面積、記録エネルギー効率化の点で優位であり、更にコストの低減が達成される。

[0089]

図9は図7~図8に示すレイアウト構成をもつヘッド基板の駆動制御構成を示す等価回路図である。ここでは、説明を簡単にするために本発明の実施形態の最も特徴的な例であるインクチャネル2Mと2Yとの間に配置される回路構成のみを抜き出し、その回路構成を説明する。

[0090]

図9が示すように、2つのインクチャネル2Mと2Yとはこの図の場合両側に配置され、それぞれ一方に配列された記録素子列3M′、ドライバ列4M′、及び記録素子列3Y、ドライバ列4Y、さらにこれらの個別制御を可能にする回路配線およびAND回路列5M′及び5Yが続いて接続される。AND回路列5M′及び5Y夫々の出力論理によって、ドライバ列4M′及び4Yが個別に制御され、記録動作を行う、即ち、インク吐出を生じさせる電流を記録素子列3M′及び3Yの該当する記録素子に通電する。

[0091]

記録素子列3M′及び3Yに接続される、共通電極VHに印加されたエネルギはドライバ列4M′及び4Yに共通接地導電体として接続されるGNDHに接地されることで帰還する。この帰還電流の通電幅を制御することで、インク吐出の最適化が図られる。この通電幅を決定と個別に記録素子を制御する回路6M′及

び6 Y内のイネーブル回路は、記録ヘッドに備えられる機能にあわせて工夫がな されている。

[0092]

例えば、図9に示す構成では、隣接する記録素子を同時に駆動しないように回路が構成されている。隣接する記録素子を同時に駆動するなら、近い位置でインクの流出、流入が同時に起こるため、その隣接するノズルへのインク供給能力が十分でなくなる現象(クロストーク)が生じる。このような現象の発生を防ぐため、ヘッド基板の回路が隣接する記録素子を同時駆動しないように構成することにより、物理的な現象の発生を防止している。

[0093]

その他、インクを収容するインクカートリッジのインク使用量、特にインクジェット記録ヘッドのインクカートリッジの使用量にあわせて駆動制御することもある。この場合、インクの色情報や製造年月日による違い、インクの粘度による違い、使用用途による違い等、駆動制御は多岐にわたる。

[0094]

このような記録ヘッドを用いて、更に高速、高解像度で記録するための要求に対処するため、その記録ヘッド内部に、記録ヘッド温度を検出する手段、駆動方法を外部入力信号で任意に変更できる手段、製造ばらつきによる記録ヘッド較差を検知できる手段を具備しながら、インク吐出素子数を倍にする記録制御方法が提案されている。なお、このような駆動制御方法は本発明の趣旨からは離れているものでなので、これ以上の説明はしない。

[0095]

再び実施形態の説明に戻るが、この実施形態の回路構成では、隣接する記録素子のヒータ抵抗値とノズル形状を変えることにより、異なる量のインク吐出を実現している。そして、このように抵抗値の大きいヒータ(大ヒータ)と抵抗値の小さいヒータ(小ヒータ)とを交互に配置し、これら大小ヒータを1ペアとして駆動制御する。前述のクロストークを考慮した駆動制御は、このペアをひとつとした回路構成となっている。

[0096]

加えて、記録素子の同時駆動を抑えることにより、記録電流の集中による誘導ノイズの低減という別の効果も達成される。

[0097]

前述のように、ヘッド基板には記録素子毎に百数十mA程度の記録電流を通電する。しかもその記録電流の通電幅(パルス幅)は数 μ 秒以下であり、そのパルスの立ち上がりと立ち下がり時間は百ナノ秒以下にもなる。このため記録電流を同時に通電することによる誘導起電力は、記録素子列の長さによっては、駆動制御回路の論理レベルを超えるほどのノイズとなってしまう。このようなノイズの発生は駆動制御回路の誤動作につながり、正常な記録制御を阻害する。

[0098]

これらの対策として、図9に示すように、この実施形態のヘッド基板では通電幅を制御する信号入力端子HEAT_1とHEAT_2とを分割して配置することにより、最適な遅延を与えることを可能にしている。

[0099]

複数の記録素子夫々を選択的に記録制御するためには、ホストから転送された記録データを画像処理展開する必要がある。このような画像処理は記録装置の本体側制御部101が実行する。例えば、ホストからの記録データがPDLで記述されたコマンド列やベクトルデータであったならば、MPU1701がこれを画像処理してビットマップデータに展開する。

[0100]

マルチチャネル記録へッドに入力するデータとして展開された後は、そのデータをDATA_1、DATA_2、DATA_Pのように分割し、図9に図示された夫々の入力端子に個別に入力する方法が知られている。このデータ信号は基本的にシリアルデータであり、入力端子を経てシフトレジスタ回路9に供給され、適当な分割幅でそのデータをラッチ回路10に一時的に保持する。このデータは次のデータが入力されるまで保持されているので、その間に前述の記録素子を通電制御するHEAT_1、HEAT_2信号を入力すれば、記録データにあわせて記録素子への通電が選択的になされることになる。

[0101]

ここまで説明した種々の回路ブロックは、マルチチャネル記録ヘッドの場合、 図9に示すように、2つのインクチャネル間に対向して2つ配置される。これら 2つ回路ブロックを共有して制御できるのが、時分割駆動を達成する回路ブロッ クとその系列配線である。

[0102]

この実施形態において最も特徴的な回路ブロック構成は、上述した2つの回路 ブロックの間に時分割駆動系列配線8を共通に配置している点である。

[0103]

このようなレイアウト構成にすることで、回路レイアウトを最適化できる。即ち、ヘッド基板の中央に配置された時分割駆動系列配線8は、その延長線上に配置された制御回路7によって選択的に複数の記録素子を同時制御する。この回路は入力端子DATA_P等から入力されたデコードデータをもとに、デコーダ回路11により実現されることが多い。

[0104]

なお、時分割駆動系列配線8は共通であっても、この配線と各記録素子との接続を変えることで、記録素子列ごとに時分割駆動順を変えることができる。

[0105]

最近では写真画質と同等な画像を記録するため、前述のような大小ヒータを駆動制御することもある。この制御は制御回路7内にありデコーダ回路11の外側に配置されたAND回路とインバータにより構成される選択ロジックにより達成される。この制御を行う信号線も図9に示されているように、時分割駆動系列配線8と同じように、共通化配線として配置することが可能である。このことは、今後予測される更なる機能を共通に配置できることを示唆するものでもある。

[0106]

なお、前述のように対向して配置された2つの回路ブロック夫々には記録素子の通電幅を制御する制御信号の入力端子(HEAT_1、HEAT_2)とその信号線が同様に2セット設けられるが、これらの端子や信号線は、特に図9に示す両側に配置された記録素子列に対して供給される記録電流の通電幅を変える必要がなければ共通化してもよいことは言うまでもない。

[0107]

以上説明したヘッド基板の回路は、図7~図8に示したヘッド基板のレイアウト構成に基づき、個別の制御回路6M、6Y内のシフトレジスタ回路10に入力する記録データの入力端子(DATA_1、DATA_2)と時分割制御回路7にデコードデータを入力する入力端子(DATA_P)とを別々にした例を示したが、これらのデータ入力も1つの端子にまとめてしまうことが可能であり、これにより端子数のさらなる低減が実現される。

[0108]

何れにしても以上実施形態に従えば、ヘッド基板の2つのインクチャネル間の 領域に夫々のインクチャネルからインク供給を受けて記録を行う2つ記録素子列 夫々を制御する専用の回路ブロックとその信号線とこれらの記録素子列を制御す る共通の信号線とを配置する構成をとることにより、ヘッド基板をより効率的に 用い、さらに、ヘッド基板面積をより小さくすることができる。

[0109]

なお、以上の説明では、マゼンタインクを供給するインクチャネルとイエロインクを供給するインクチャネルとの間の構成のみについて説明したが、同様なレイアウト構成がシアンインクを供給するインクチャネルとマゼンタインクを供給するインクチャネルとの間にも実現できることは言うまでもない。

[0110]

【他の実施形態】

前述の実施形態におけるヘッド基板の回路には、シフトレジスタ回路やデコーダ回路を備えていたが、記録素子の駆動には必ずしもこれらの回路が必須という訳ではない。この実施形態では、シフトレジスタ回路やデコーダ回路を用いない構成のヘッド基板のレイアウト構成について、一般的に知られているレイアウト構成と比較しながら説明する。

[0111]

図10はシフトレジスタ回路やデコーダ回路を用いない構成のヘッド基板の一般的なレイアウト構成を示す図である。なお、図10において、前述の実施形態で説明したのと同じ構成要素には同じ参照番号を付して、その説明は省略する。

[0112]

図10によれば、この構成は、複数の同時通電可能に配置された記録素子群に対し共通の導電体端子50を有し、これらを時分割して通電制御可能なマトリックス状の制御系列配線80を合わせて有するものである。制御系列配線80を個別にイネーブルにするためには、共通導電体端子50以外に配置された個別制御端子(図10では参照番号を示していない)に特定の論理レベル電圧を印加することによって達成される。

[0 1 1 3]

マトリックス状の制御系列配線80を用いて記録素子に対して通電制御するヘッド基板1の構成は、複雑な論理回路構成する必要がないため、基板自体のコストを低減できるという利点がある。そのため、このような構成は、比較的廉価な記録ヘッドに採用されているが、記録素子の数が増加する対応してヘッド基板上の接続端子数が増えるという問題がある。

[0114]

次に、このようにマトリックス状の制御系列配線を用いる構成を前提として、 記録素子列を拡張する場合のヘッド基板のレイアウト構成について説明する。

[0115]

図11は、図10に示したマトリックス状の制御系列配線を有する一般的な構成のヘッド基板の記録素子の数の2倍の記録素子を実装したヘッド基板の回路レイアウト構成を示す図である。なお、図11においても、前述の実施形態で説明したのと同じ構成要素には同じ参照番号を付して、その説明は省略する。

[0116]

前述の実施形態と同様に、記録素子を倍増するために、図10に示したインクチャネル2 C、2 M、2 Yの両側に記録素子列3 C、3 C′、3 M、3 M′、3 Y、3 Y′を配置する。このため共通の導電体端子5 0の数は倍増するが、記録素子列の駆動方法によりマトリックス状の制御系列配線8 0をそれほど増やさずに制御が可能になる。

[0117]

即ち、各インクチャネル両側の記録素子列を別タイミングで駆動することで達

成される。この実施形態でも前述の実施形態のように、制御系列配線80はインクチャネル間で共通に配線できるように配置する。このとき、参照番号11に示すように、インクチャネル間のマトリックス制御で共通駆動できる記録素子の位置は記録素子列の方向に関してほぼ同位置となり、この記録素子を共通に制御するように配線する。

[0118]

この配線は両インクチャネルから夫々インクの供給を受けてインクを吐出する 、ほぼ同位置の記録素子を制御するドライバ素子を論理制御する部分の間に連続 した一本の配線11aを設け、マトリックス状の制御系列配線80に対して個別 にスルーホールを介し接続するだけでよい。この構成においても双方の機能によ るタイミング制御が必要ならば、制御系列配線80の中に機能制御端子を組み込 み、その位置に個別にスルーホールを介して接続してもよい。

[0119]

図12は図11に示すレイアウト構成をもつヘッド基板の駆動制御構成を示す 等価回路図である。ここでは、説明を簡単にするために本発明の実施形態の最も 特徴的な例であるインクチャネル2Mと2Yとの間に配置される回路構成のみを 抜き出し、その回路構成を説明する。なお、図12においても、前述の実施形態 で説明したのと同じ構成要素には同じ参照番号を付して、その説明は省略する。

[0120]

加えて、この説明では、マゼンタインクを供給するインクチャネルとイエロインクを供給するインクチャネルとの間の構成のみに限定するが、同様なレイアウト構成がシアンインクを供給するインクチャネルとマゼンタインクを供給するインクチャネルとの間にも実現できることは言うまでもない。

[0121]

図12において、 $VH1\sim VH8$ は電圧を印加する端子、 $DATA_1\sim DATA_1$ 4 は時分割駆動においてブロック指定信号を印加する制御信号端子、 $HEAT_1$ は記録素子列 3M'、 3Yに与える駆動信号の開始を指定するための信号を印加する制御信号端子、 $HEAT_2$ は記録素子列 3M'、 3Yに与える駆動信号の終了を指定するための信号を印加する制御信号端子である。本体側制

御部101よりキャリッジHC上の制御部102に送られた記録画像データは、 VH $1\sim$ VH8とDATA $_1\sim$ DATA $_1$ 4の組み合わせによるマトリクス 制御データに展開される。

[0122]

図12に示す構成によれば、制御信号端子 $DATA_1 \sim DATA_1 = 14$ 、HEAT_1 \sim HEAT_2 からの信号線は制御系列配線 80の中に含まれ、これらの制御信号は記録素子列 3M \sim 23 Yに共通に用いられるようになっている。

[0123]

従って以上説明した実施形態では、ヘッド基板の2つのインクチャネル間の領域に夫々のインクチャネルからインク供給を受けて記録を行う2つ記録素子列を 共通に制御する制御信号線を配置する構成をとることにより、ヘッド基板をより 効率的に用い、さらに、ヘッド基板面積をより小さくすることができる。

[0124]

なお、上記実施形態では、ヒータに通電しインクを加熱することにより泡を発生させて、その発泡力によってインクを吐出するインクジェット方式を例として説明したが、他の方式のインクジェット記録方式、例えば、ヒータの代わりにピエゾ素子を用いてインク吐出を行うインクジェット記録方式を用いても、マルチチャネルインク供給方式をとる構成であれば本発明は適用可能である。

[0125]

また、本発明は、マルチチャネルのヘッド基板における最適な共有化配線と最適な回路レイアウト構成を特徴とするので、記録装置固有の電気的、機械的な構成やソフトウエアシーケンス等に左右されるものではないことはいうまでもない

[0126]

さらに、本発明に従う構成は、ヘッド基板上に回路配線を形成するどんな形態のマルチチャネル記録ヘッドにも適用可能で、例えば、前述した実施形態に示すような時分割駆動回路やシフトレジスタ回路等をヘッド基板上に組み込んだ構成や、或いは選択通電を行う電極と時分割駆動する配線のマトリクス回路で記録素子を個別駆動可能な構成であっても、同様の効果が期待できる。

[0127]

またさらに、本発明の構成は、高機能、高画質なマルチチャネヘッド基板を形成する際に重要であり、特に、記録素子を増加させる際にはその効果を最大限に発揮できる。現在、インクジェット記録ヘッドに実装する記録素子の数は年々増加の一途を辿っており、本発明は、この状態とヘッド基板の生産コストの低減に必要不可欠な技術であると言える。

[0128]

【発明の効果】

従って以上説明したように本発明によれば、記録ヘッド用基板の基板面積を小 さくできるという効果がある。

[0129]

これにより、たとえ、記録素子の数が増大しても基板面積の増大を極力最小に抑えることが可能になり、記録ヘッドの小型化、インクタンクを記録ヘッドに組み込んだヘッドカートリッジの小型化、さらには、記録ヘッドを搭載する記録装置の小型化にも貢献する。

【図面の簡単な説明】

【図1】

本発明の代表的な実施形態であるインクジェット記録装置のキャリッジ周辺部の構成の概要を示す外観斜視図である。

【図2】

インクジェットカートリッジIJCの詳細な構成を示す外観斜視図である。

【図3】

3色のカラーインクを吐出する記録ヘッド I J H C の立体的な構造を示す斜視 図である。

【図4】

図1に示した記録装置の制御構成を示すブロック図である。

【図5】

一般的なヘッド基板の回路のレイアウト構成を示す図である。

【図6】

図5に示す一般的なヘッド基板で記録素子の数を2倍にした場合のヘッド基板の回路レイアウト構成例を示す図である。

【図7】

本発明の実施形態に従い、図5に示した一般的な構成のヘッド基板の記録素子の数の2倍の記録素子を実装したヘッド基板の回路レイアウト構成を示す図である。

図8】

図7に示した構成を発展させたヘッド基板の回路レイアウト構成例を示す図で ある。

【図9】

図7〜図8に示すレイアウト構成をもつヘッド基板の駆動制御構成を示す等価 回路図である。

【図10】

一般的なヘッド基板の回路のレイアウト構成の別の例を示す図である。

【図11】

図10に示したマトリックス状の制御系列配線を有する一般的な構成のヘッド 基板の記録素子の数の2倍の記録素子を実装したヘッド基板の回路レイアウト構成を示す図である。

【図12】

図11に示すレイアウト構成をもつヘッド基板の駆動制御構成を示す等価回路 図である。

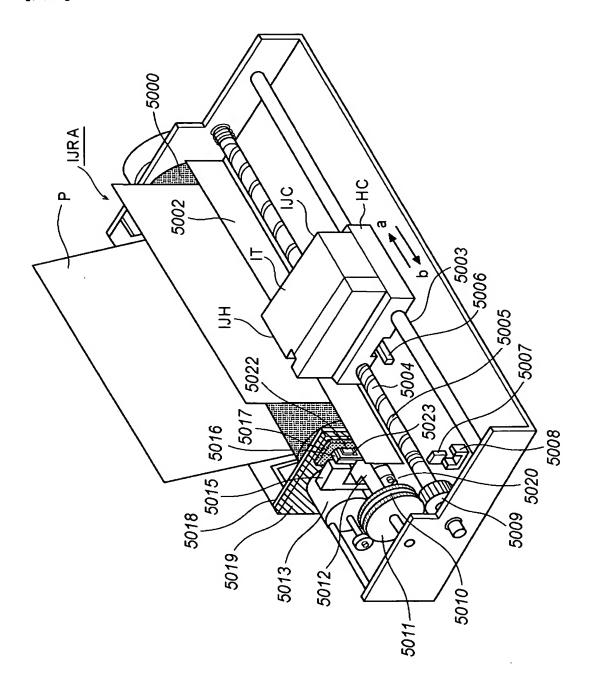
【符号の説明】

- 1 インクジェット記録ヘッド用基板(ヘッド基板)
- 2C、2M、2Y インクチャネル
- 3 C、3 C′、3 M、3 M′、3 Y、3 Y′ 記録素子列
- 4 C、4 C′、4 M、4 M′、4 Y、4 Y′ ドライバ列
- 5C、5C′、5M、5M′、5Y、5Y′ 回路配線及びAND回路列
- 6 論理制御回路
- 7、7′ 時分割駆動回路

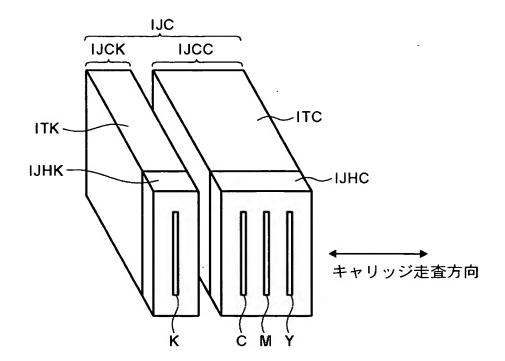
- 8 時分割駆動制御系列配線
- 9 シフトレジスタ回路
- 10 ラッチ回路

【書類名】 図面

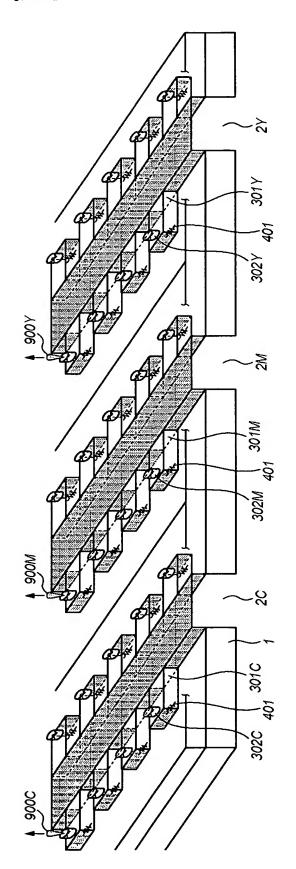
【図1】



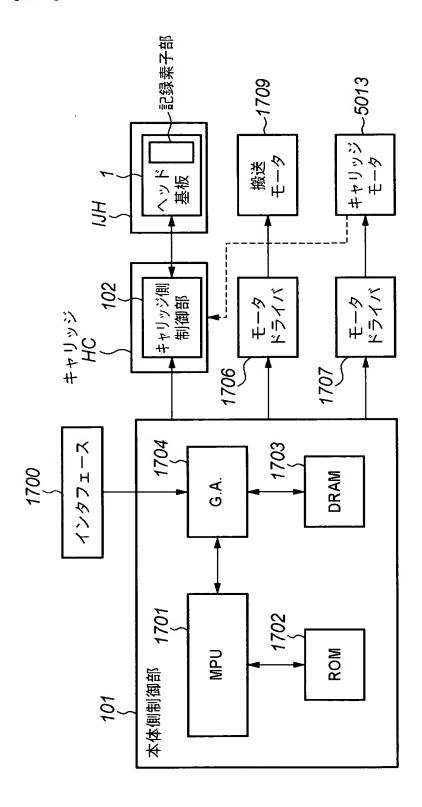
【図2】



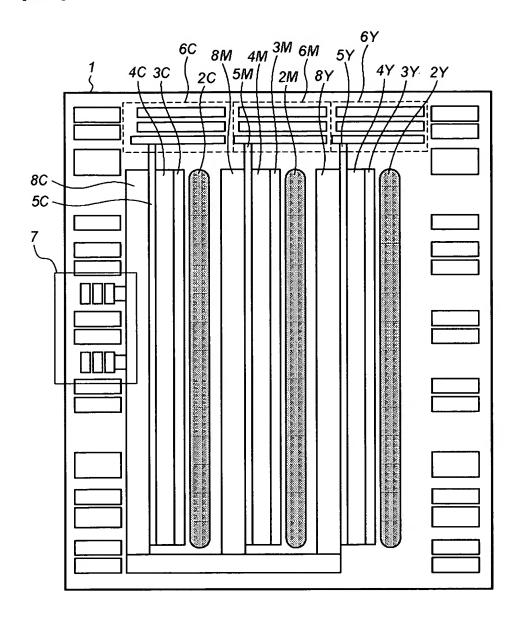
[図3]



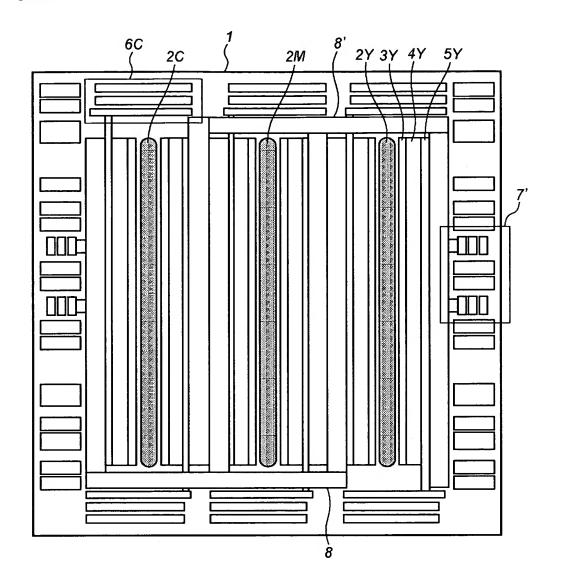
【図4】



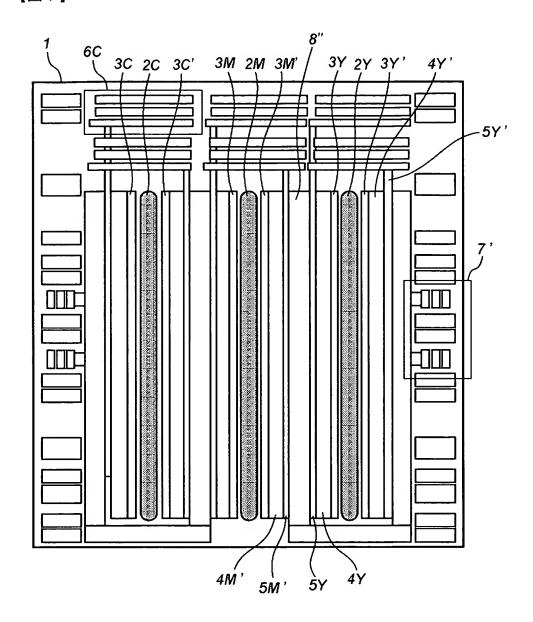
【図5】



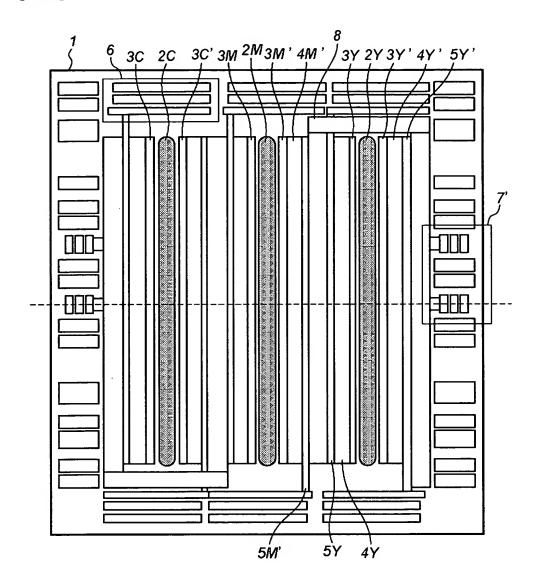
【図6】



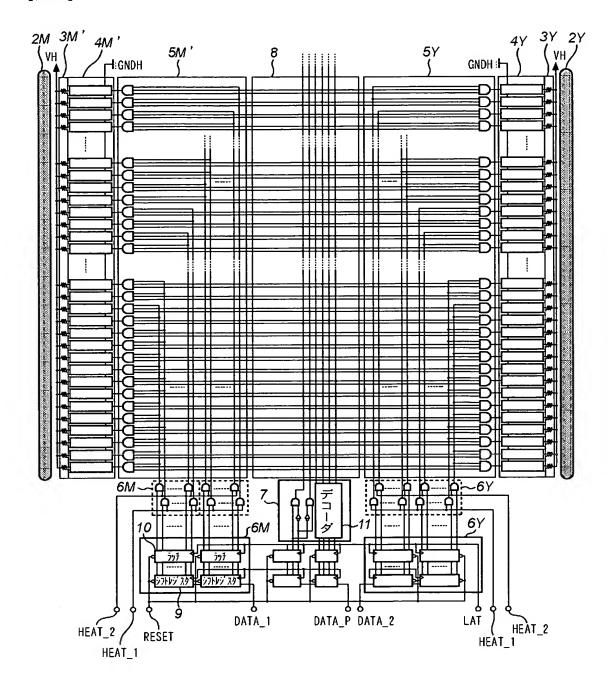
【図7】



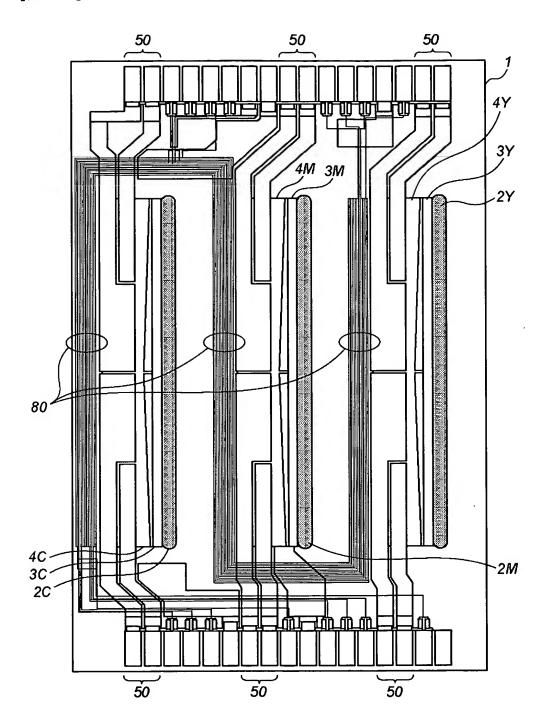
【図8】



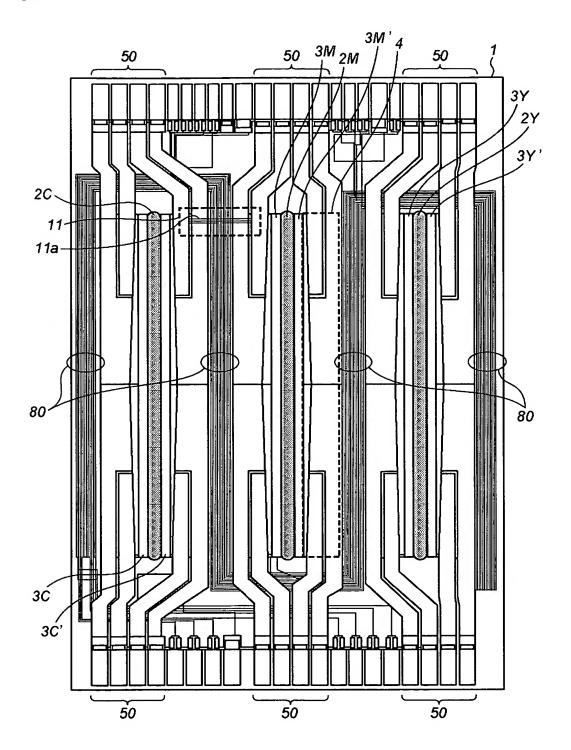
【図9】



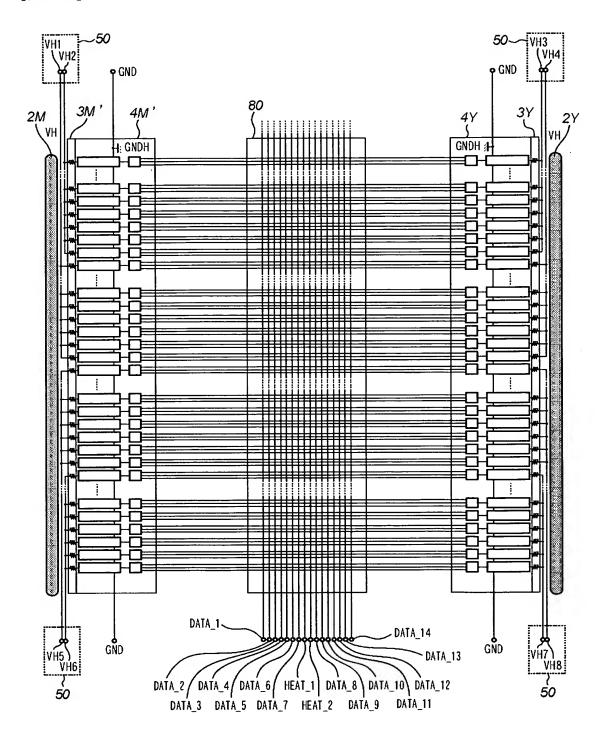
【図10】



【図11】



【図12】





【書類名】 要約書

【要約】

【課題】 より小さな面積で膨大な数の記録素子を駆動制御可能な記録ヘッド用基板と、前記記録ヘッド用基板を用いた記録ヘッドと、前記記録ヘッドを用いた記録装置とを提供することである。

【解決手段】 複数のインク供給チャネルが互いに対して平行に設けられた構成の記録へッド用基板が、複数のインク供給チャネル夫々に沿って配置される複数の記録要素からなる複数の記録要素列と、複数のインク供給チャネルの間の領域に配置され、複数の記録要素列夫々を駆動制御する複数の駆動制御回路と、複数のインク供給チャネルの間の領域に配置され、複数の駆動制御回路によって共用される共用配線部とを有するように構成する。

【選択図】 図9



特願2003-106791

出願人履歴情報

識別番号

. [000001007]

1. 変更年月日

1990年 8月30日

[変更理由]

新規登録

住 所

東京都大田区下丸子3丁目30番2号

氏 名 キヤノン株式会社